



(19)

(11) Publication number:

11026571 A

Generated Document.

PATENT ABSTRACTS OF JAPAN

(21) Application number: 09190549

(51) Intl. Cl.: H01L 21/76 H01L 21/762

(22) Application date: 01.07.97

(30) Priority:

(43) Date of application
publication: 29.01.99(84) Designated
contracting states:

(71) Applicant: NIPPON STEEL CORP

(72) Inventor: FUJIKAKE HIDEKI

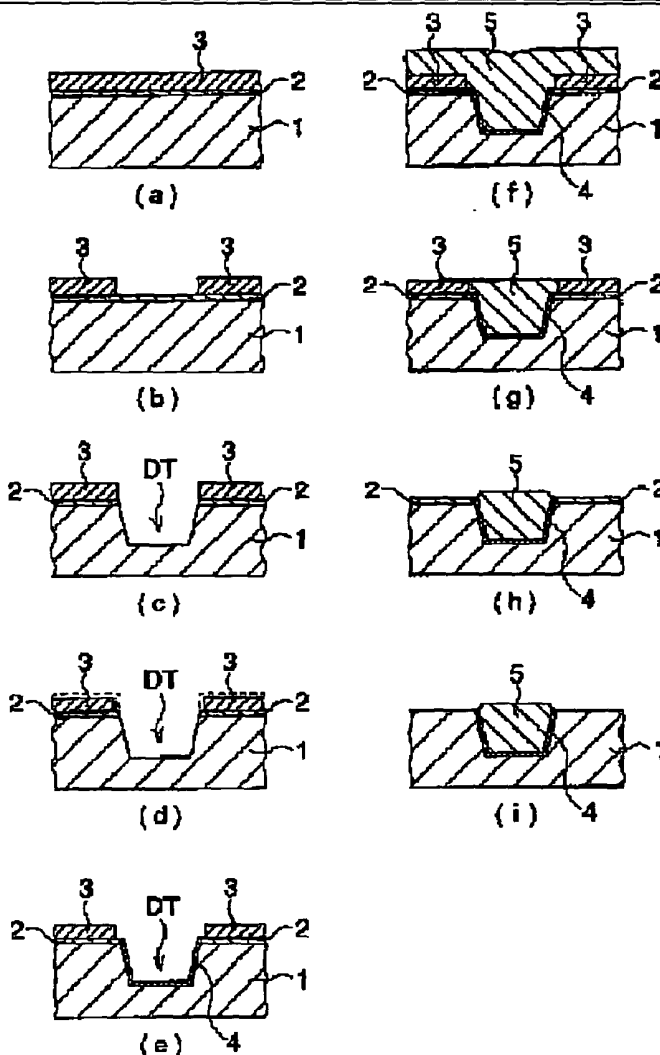
(74) Representative:

(54) MANUFACTURE OF
SEMICONDUCTOR DEVICE

(57) Abstract:

PROBLEM TO BE SOLVED: To provide a formation method of a trench separation structure, wherein an isolation oxide film is not made lower than a semiconductor board surface, in an isolation region end.

SOLUTION: After laminated films of a first oxide film 2 and a nitride film 3 have been formed on a semiconductor board 1, the nitride film 3 of an element isolation region is subjected to patterning. Then, after the first oxide film 2 has been etched by using the patterned nitride film 3 as a mask, the semiconductor board 1 is etched and a groove DT for isolation is formed. The patterned nitride film 3 is subjected to an isotropic etching, the semiconductor board 1 is subjected to thermal oxidation, and a second oxide film 4 is formed on the bottom surface and the side surface of a groove DT. Thereafter, a third oxide film 5 is formed on the semiconductor board 1. The third oxide film 5 is planarized until the nitride film 3 is exposed by employing a chemical mechanical polishing method. The nitride film 3 is removed, and then the first oxide film 2 is removed for forming a trench separation structure.



COPYRIGHT: (C)1999,JPO

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-26571

(43) 公開日 平成11年(1999) 1月29日

(51) Int.Cl.⁸

H 0 1 L 21/76
21/762

識別記号

F I

H 0 1 L 21/76

N
D

審査請求 未請求 請求項の数 3 F D (全 4 頁)

(21) 出願番号 特願平9-190549

(22) 出願日 平成9年(1997) 7月1日

(71) 出願人 000006655

新日本製鐵株式会社

東京都千代田区大手町2丁目6番3号

(72) 発明者 藤掛 秀樹

東京都千代田区大手町2-6-3 新日本
製鐵株式会社内

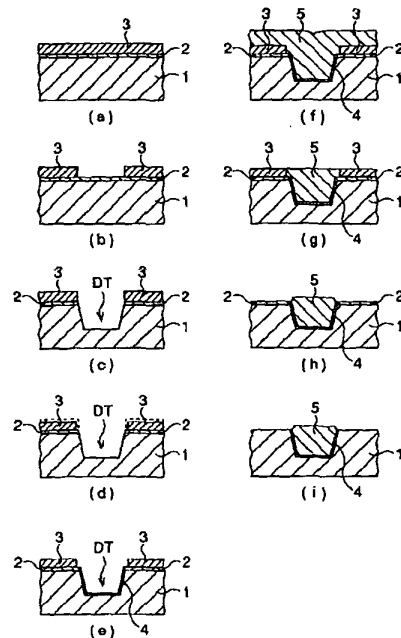
(74) 代理人 弁理士 國分 孝悦

(54) 【発明の名称】 半導体装置の製造方法

(57) 【要約】

【課題】 素子分離領域端において素子分離用酸化膜が半導体基板表面よりも下に後退しないトレンチ分離構造の形成方法を提供する。

【解決手段】 半導体基板1上に、第一の酸化膜21/窒化膜3の積層膜を形成した後、素子分離領域の窒化膜3をパターニングし、次に、前記パターニングした窒化膜3をマスクにして第一の酸化膜2をエッチングした後、半導体基板1をエッチングして素子分離用の溝DTを形成し、次に、パターニングした窒化膜3に等方性エッチングを施し、次に、半導体基板1を熱酸化して、溝DTの底面及び側面に第二の酸化膜4を形成した後、半導体基板1上に第三の酸化膜5を形成し、次に、化学機械的研磨法を用いて窒化膜3が露出するまで第三の酸化膜5を平坦化し、次に窒化膜3を除去し、次いで第一の酸化膜2を除去してトレンチ分離構造を形成する。



【特許請求の範囲】

【請求項 1】 半導体基板上に、第一の酸化膜及び前記第一の酸化膜とは異なるマスク膜を順次形成する第一の工程と、

前記第一の酸化膜が部分的に露出するように前記マスク膜をエッチング加工する第二の工程と、

前記第一の酸化膜が露出した部分の半導体基板に溝を形成する第三の工程と、

前記第三の工程後、前記マスク膜を前記溝から縮退させる第四の工程と、

前記第四の工程後、前記溝が形成された半導体基板表面に熱酸化膜を形成する第五の工程と、

前記第五の工程後、前記半導体基板上に少なくとも前記溝が埋るように第二の酸化膜を形成する第六の工程と、

前記第二の酸化膜を、前記マスク膜が露出するように研磨する第七の工程と、

前記第七の工程後、前記マスク膜を除去する第八の工程と、

前記第八の工程後、前記第一の酸化膜を除去する第九の工程とを備えることを特徴とする半導体装置の製造方法。

【請求項 2】 前記マスク膜は窒化膜を含むことを特徴とする請求項 1 に記載の半導体装置の製造方法。

【請求項 3】 前記第四の工程で、前記マスク膜に等方性エッチングを施して縮退させることを特徴とする請求項 1 に記載の半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、半導体装置の製造方法に関し、特に、STI (Shallow Trench Isolation) の形成方法に関する。

【0002】

【従来の技術】半導体装置の素子分離技術の一つとして、半導体基板に溝を掘り、前記溝に酸化膜を埋め込むトレンチ素子分離法がある。前記トレンチ素子分離法の形成方法の一例を以下に示す。

【0003】まず、図 2 (a) に示すように、半導体基板 1 上に、酸化膜 2/窒化膜 3 の積層膜を形成する。次に、図 2 (b) に示すように、素子分離領域の酸化膜 2 が露出するように、窒化膜 3 をパターニングする。

【0004】次に、前記パターニングした窒化膜 3 をマスクにして、図 2 (c) に示すように、酸化膜 2 及び半導体基板 1 をエッチングして、半導体基板 1 に素子分離用の溝 DT を形成する。

【0005】次に、図 2 (d) に示すように、半導体基板 1 を熱酸化して、溝 DT の底面及び側面に酸化膜 4 を形成する。その後、図 2 (e) に示すように、半導体基板 1 上に化学的気相成長法 (CVD 法) を用いて酸化膜 5 を形成する。

【0006】次に、図 2 (f) に示すように、化学機械

的研磨法を用いて、窒化膜 3 が露出するまで酸化膜 5 を平坦化する。次に、熱リン酸を用いて前記窒化膜 3 を除去した後、前記酸化膜 2 を除去してトレンチ分離構造を形成する。

【0007】

【発明が解決しようとする課題】しかし、窒化膜 3 を熱リン酸で除去する工程において、熱リン酸は酸化膜 5 に対してもエッチング効果があるため、窒化膜 3 の除去が完了した段階で、図 2 (g) 中に符号 A を付した部分のような酸化膜 5 の窪みが発生してしまう。

【0008】前記酸化膜 5 の窪みが発生した半導体基板 1 上に、後でトランジスタを形成すると、素子分離領域の酸化膜 5 が半導体基板 1 表面より下に後退しているため、(イ) トレンチ側壁に寄生トランジスタが形成されてしまう。(ロ) トランジスタ形成領域端部に電界集中が起こり、リーク電流が増加してしまう、という問題があった。

【0009】そこで、本発明の目的は、素子分離領域端における素子分離用酸化膜が半導体基板表面よりも下に後退しないトレンチ分離構造の形成方法を提供することにある。

【0010】

【課題を解決するための手段】本発明の半導体装置の製造方法は、半導体基板上に、第一の酸化膜及び前記第一の酸化膜とは異なるマスク膜を順次形成する第一の工程と、前記第一の酸化膜が部分的に露出するように前記マスク膜をエッチング加工する第二の工程と、前記第一の酸化膜が露出した部分の前記半導体基板に溝を形成する第三の工程と、前記第三の工程後、前記マスク膜を、前記溝から縮退させる第四の工程と、前記第四の工程後、前記溝が形成された前記半導体基板表面に熱酸化膜を形成する第五の工程と、前記第五の工程後、前記半導体基板上に少なくとも前記溝が埋るように第二の酸化膜を形成する第六の工程と、前記第二の酸化膜を、前記マスク膜が露出するように研磨する第七の工程と、前記第七の工程後、前記マスク膜を除去する第八の工程と、前記第八の工程後、前記第一の酸化膜を除去する第九の工程とを備えることを特徴としている。

【0011】また、本発明の他の特徴とするところは、前記マスク膜は窒化膜を含むことを特徴としている。

【0012】また、本発明のその他の特徴とするところは、前記第四の工程で、前記マスク膜に等方性エッチングを施して縮退させることを特徴としている。

【0013】

【作用】本発明は前記技術手段よりなるので、窒化膜に等方性エッチングを施すことにより、窒化膜のパターニングエッジをトランジスタ形成領域側に後退させ、窒化膜除去後に素子分離端の酸化膜に窪みが発生しないようにすることができる。

【0014】

【発明の実施の形態】以下に、本発明の半導体装置の製造方法の実施の形態について説明する。図1(a)に示すように、半導体基板1上に酸化拡散技術により、800℃の温度で100Åの酸化膜2を形成した後、公知のCVD技術により、780℃の温度で窒化膜3を2000Å堆積する。

【0015】次に、図1(b)に示すように、公知のフォトリソグラフィ技術及び異方性エッチング技術を用いて、素子分離領域の酸化膜2が露出するように窒化膜3をパターンニングする。

【0016】前記異方性エッチング処理は、平行平板型のエッチングチャンバーを用い、 $CF_4/Ar=120/800$ sccm、1.7 Torr、750Wの雰囲気で行った。

【0017】次に、図1(c)に示すように、パターンニングした窒化膜3をマスクにして、酸化膜2をエッチングし、更に半導体基板1をエッチングして深さ0.7μmの素子分離用の溝DTを形成する。

【0018】前記エッチング処理は、平行平板型のエッチングチャンバーを用い、 $He/HBr/Cl_2=400/15/200$ sccm、425mTorr、225Wの雰囲気で行った。

【0019】次に、図1(d)に示すように、温度170℃の熱リン酸液中で窒化膜3に500Åの等方性エッチングを施す。これにより、窒化膜3のパターンエッジは、図1(d)中において、点線で示した通常の場合と比較して、トランジスタ形成領域側に後退する。

【0020】次に、図1(e)に示すように、半導体基板1を800℃の温度で酸化処理して、素子分離用の溝DTの底面及び側面に150Åの酸化膜4を形成した後、図1(f)に示すように、CVD技術により、温度

680℃で酸化膜5を10000Å堆積させる。

【0021】次に、図1(g)に示すように、公知の化学機械的研磨法を用いて、窒化膜3が露出するまで酸化膜5を平坦化する。前記化学機械的研磨処理は、回転数70rpm、圧力300g/cm²の条件で行った。

【0022】次に、図1(h)に示すように、温度170℃の熱リン酸液中で窒化膜3を除去する。この時、本実施形態においては、窒化膜3のパターンエッジがトランジスタ形成領域側に後退しているため、素子分離領域端において酸化膜5の窪みは発生しない。次に、図1(i)に示すように、酸化膜2を除去してトレンチ分離構造を形成する。

【0023】

【発明の効果】以上の説明により明らかなように、本発明による半導体装置の製造方法によれば、素子分離端において素子分離用酸化膜が半導体基板表面よりも下に後退することなくトレンチ分離構造が形成できるので、良好な特性の半導体装置を製造することができる。

【図面の簡単な説明】

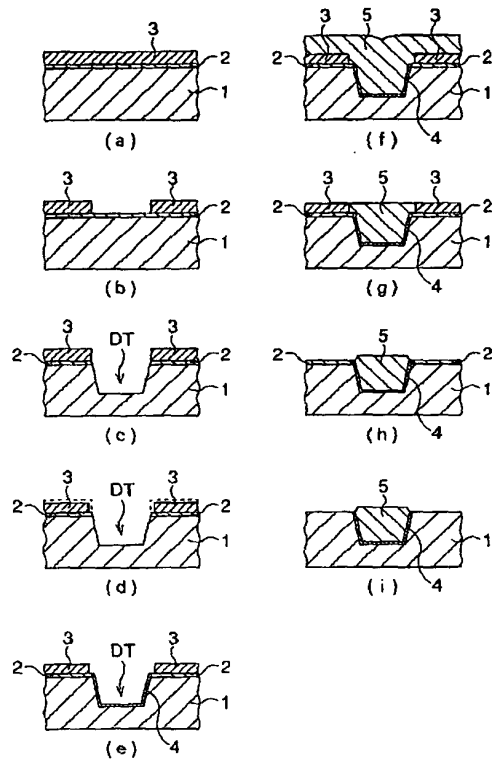
【図1】本発明の実施の形態を示し、半導体装置の工程概略図である。

【図2】本発明の実施の形態を示し、半導体装置の工程概略図である。

【符号の説明】

- 1 半導体基板
- 2 酸化膜
- 3 窒化膜
- 4 酸化膜
- 5 酸化膜
- DT 溝

【図 1】



【図 2】

